



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0044492
(43) 공개일자 2019년04월30일

(51) 국제특허분류(Int. Cl.)
H01L 33/08 (2010.01) H01L 27/15 (2006.01)
H01L 33/00 (2010.01) H01L 33/50 (2010.01)
(52) CPC특허분류
H01L 33/08 (2013.01)
H01L 27/156 (2013.01)
(21) 출원번호 10-2018-0113806
(22) 출원일자 2018년09월21일
심사청구일자 2018년09월21일
(30) 우선권주장
1020170136637 2017년10월20일 대한민국(KR)

(71) 출원인
한국과학기술원
대전광역시 유성구 대학로 291(구성동)
(72) 발명자
조용훈
대전광역시 유성구 대학로 291 (구성동, 한국과학기술원)
심영출
대전광역시 유성구 대학로 291 (구성동, 한국과학기술원)
우기영
대전광역시 유성구 대학로 291 (구성동, 한국과학기술원)
(74) 대리인
특허법인 무한

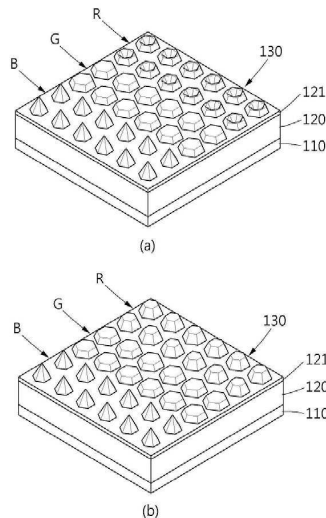
전체 청구항 수 : 총 19 항

(54) 발명의 명칭 마이크로 LED 구조체, 이의 제조방법 및 이를 포함하는 디스플레이

(57) 요약

본 발명의 일 실시예에 따르면, 본 발명은 n-형 반도체 기판; 상기 n-형 반도체 기판 상에 형성된 발광 구조체층; 및 상기 발광 구조체층 상에 형성된 p-형 반도체층;을 포함하고, 상기 발광 구조체층은, In 및 Ga를 포함하는 활성층이 상부에 형성된 발광 구조체의 배열을 포함하고, 상기 발광 구조체층은, 각각이 단일 또는 복수 개의 발광 구조체를 포함하며, 둘 이상의 다른 파장을 발광하는 적어도 셋 이상의 구분되는 영역들을 형성하고, 상기 구분되는 영역들 각각은 개별적으로 발광 제어가 가능하고, 상기 구분되는 영역들은, 각 영역을 구성하는 상기 발광 구조체의 밀면의 크기, 발광 구조체의 높이, 발광 구조체의 중심 간의 간격 중 적어도 한 개가 서로 상이한 것인, 마이크로 LED 구조체에 관한 것이다.

대표도 - 도3



(52) CPC특허분류

H01L 33/0008 (2013.01)

H01L 33/504 (2013.01)

H01L 33/505 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호 N11170054

부처명 미래창조과학부

연구관리전문기관 한국과학기술원

연구사업명 KAIST 자체연구사업

연구과제명 3차원 반도체 구조를 이용한 고효율 무형광체 백색 LED 개발(2017년도)

기 여 율 1/2

주관기관 한국과학기술원

연구기간 2017.01.01 ~ 2017.12.31

이 발명을 지원한 국가연구개발사업

과제고유번호 2016005320

부처명 미래창조과학부

연구관리전문기관 한국연구재단

연구사업명 이공분야기초연구사업

연구과제명 (EZBARO)반도체 양자점과 금속 표면 플라즈몬 제어를 통한 양자 포토닉스 연구(2016)

기 여 율 1/2

주관기관 한국과학기술원

연구기간 2016.06.01 ~ 2017.05.31

명세서

청구범위

청구항 1

n-형 반도체 기판;

상기 n-형 반도체 기판 상에 형성된 발광 구조체층; 및

상기 발광 구조체층 상에 형성된 p-형 반도체층;을 포함하고,

상기 발광 구조체층은,

In 및 Ga를 포함하는 활성층이 상부에 형성된 발광 구조체의 배열을 포함하고,

상기 발광 구조체층은, 각각이 단일 또는 복수 개의 발광 구조체를 포함하며, 둘 이상의 다른 파장의 빛을 발광하는 적어도 셋 이상의 구분되는 영역들을 형성하고,

상기 구분되는 영역들 각각은 개별적으로 발광 제어가 가능하고,

상기 구분되는 영역들은, 각 영역을 구성하는 상기 발광 구조체의 밀면의 크기, 발광 구조체의 높이, 발광 구조체의 중심 간의 간격 중 적어도 한 개가 서로 상이한 것인,

마이크로 LED 구조체.

청구항 2

제1항에 있어서,

상기 구분되는 영역을 구성하는 발광 구조체의 높이는,

장파장의 빛을 발광하는 영역을 구성하는 발광 구조체 일수록 큰 값을 가지는 것인,

마이크로 LED 구조체.

청구항 3

제1항에 있어서,

상기 구분되는 영역을 구성하는 발광 구조체 각각의 중심 간의 간격은,

장파장의 빛을 발광하는 영역 일수록 큰 값을 가지는,

마이크로 LED 구조체.

청구항 4

제1항에 있어서,

상기 구분되는 영역들은 상기 활성층 내의 In-마이그레이션(migration) 정도가 상이한 것이고,

상기 구분되는 영역들은 제1 영역 내지 제3 영역을 형성하고, 상기 제1 영역 내지 제3 영역의 발광 구조체 상의 상기 활성층 내의 In-마이그레이션(migration) 정도는, 제1 영역 > 제2 영역 > 제3 영역인 것인,

마이크로 LED 구조체.

청구항 5

제1항에 있어서,
상기 구분되는 영역들은 상기 활성층 내의 Ga 대비 In의 평균 농도가 서로 상이한 것이고,
상기 구분되는 영역들의 발광 구조체 상의 상기 활성층 내 Ga 대비 In의 평균 농도의 비는,
장파장의 빛을 발광하는 영역일 수록 높은 값을 가지는 것인,
마이크로 LED 구조체.

청구항 6

제1항에 있어서,
상기 구분되는 영역들 각각은 전극과 개별적으로 연결된 것인,
마이크로 LED 구조체.

청구항 7

제1항에 있어서,
상기 구분되는 영역들의 발광구조체 상의 상기 활성층의 평균 두께는,
장파장의 영역일 수록 큰 값을 가지는
마이크로 LED 구조체.

청구항 8

제1항에 있어서,
상기 구분되는 영역들 각각의 발광 구조체들은 높이, 형태, 면적 중 하나 이상이 서로 상이한 것이며, 단일 공정 과정을 통해 모두 동시에 성장된 것인,
마이크로 LED 구조체.

청구항 9

제1항에 있어서,
상기 구분되는 영역들은,
상기 발광구조체의 간격이 50 nm 내지 100 μm 인 것인,
마이크로 LED 구조체.

청구항 10

제1항에 있어서,
상기 구분되는 영역들은,
상기 발광 구조체의 높이가 50 nm 내지 50 μm 인 것인

마이크로 LED 구조체.

청구항 11

제1항에 있어서,

상기 구분되는 영역들은 둘 이상의 서로 다른 파장을 가지는 적어도 세 개의 영역을 형성하고,

상기 발광 구조체는, 원뿔; 다각형뿔; 원기둥; 다각형 기둥; 원형의 링; 다각형의 링; 반구; 평평한 상부를 갖도록 끝이 잘린 형태의 원뿔, 다각형뿔, 원형의 링 및 다각형의 링 형태; 실리던 형태의 중공 함몰부를 포함하는 원뿔, 다각형뿔 및 다각형 기둥; 및 라인(line) 형태의 기둥; 의 구조체들 중 적어도 하나 이상을 포함하는 것인,

마이크로 LED 구조체.

청구항 12

제1항에 있어서,

상기 활성층은 BaInGaN , GaAlNP , GaAlNAs , InAlGaN , GaAlNSb , GaInNP , GaInNAs , 및 GaInNSb 중 적어도 하나 이상을 더 포함하는 것인,

마이크로 LED 구조체.

청구항 13

제1항에 있어서,

상기 활성층은 초격자층(super lattice layer)을 더 포함하는 것인,

마이크로 LED 구조체.

청구항 14

제1항의 마이크로 LED 구조체를 포함하는,

컬러 마이크로 LED 디스플레이.

청구항 15

하부 기판 상에 n-형 반도체층을 형성하는 단계;

상기 n-형 반도체층 상에 마스크층을 형성하는 단계;

상기 마스크층에 각각 단일 또는 복수 개의 개구 패턴을 포함하되, 개구 패턴의 간격, 크기 또는 둘 다가 서로 상이하여 서로 구분되는 적어도 셋 이상의 영역을 패터닝하는 단계;

상기 각각의 구분되는 영역의 마스크층 개구 패턴 상에 개방된 n-형 반도체층 위로 서로 다른 둘 이상의 파장을 발광하도록 서로 구분되는 적어도 셋 이상의 영역을 포함하는 발광 구조체층을 성장시키는 단계;

상기 성장된 발광 구조체층 상에 In 및 Ga를 포함하는 활성층을 형성하는 단계;

상기 발광 구조체층 상에 p-형 반도체층을 형성하는 단계; 및

상기 발광 구조체층의 서로 구분되는 적어도 셋 이상의 영역 각각과 개별적으로 전기적 연결이 형성되도록 전극을 형성하는 단계; 를 포함하는,

마이크로 LED의 제조방법.

청구항 16

제15항에 있어서,

상기 개구 패턴은 원형, 라인형 및 다각형 형상 중 적어도 하나 이상을 포함하고,

상기 개구 패턴은 형상, 크기, 깊이 및 패턴간의 간격 중 하나 이상이 서로 다른 복수 개의 구분되는 영역을 포함하는 것이고,

상기 개구 패턴의 구분되는 영역에 따라, 상기 발광 구조체층의 복수 개의 구분되는 영역들이 생성되는 것인,

마이크로 LED 구조체의 제조방법.

청구항 17

제15항에 있어서,

상기 구분되는 영역들은,

상기 개구의 중심 간의 간격이 50 nm 내지 100 μm 인 것인,

마이크로 LED 구조체의 제조방법.

청구항 18

제15항에 있어서,

상기 개구는 50 nm 내지 50 μm 의 직경을 갖는 것인,

마이크로 LED 구조체의 제조방법.

청구항 19

제15항에 있어서,

상기 발광 구조체층을 성장시키는 단계 및 상기 활성층을 형성하는 단계는 300 $^{\circ}\text{C}$ 내지 1200 $^{\circ}\text{C}$ 및 50 torr 내지 500 torr에서 이루어지는 것인,

마이크로 LED 구조체의 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은, 마이크로 LED 구조체 및 이의 제조방법에 관한 것이다.

배경 기술

[0002] 최근 AR(augmented reality), VR(virtual reality), Wearable devices 등 소형 전자 소자가 각광을 받으면서 최소형 디스플레이의 개발이 주목을 받고 있다. 종래에 상용화되어 있는 마이크로 디스플레이의 경우에는 LCoS(Liquid crystal on SI)과 OLED(Organic light emitting diodes)가 있다.

[0003] LCoS는, 기존의 LCD의 기술을 Si 기판 위에 적용하여 고밀도 집적화를 함으로써 작은 칩사이즈 위에서 고해상도의 디스플레이를 구현할 수 있다. LCD를 기반으로 하는 디스플레이의 경우에, 백라이트를 필수로 요구하기 때

문에 두께를 최소화하는데 한계가 있고, 편광필름, 컬러필터 증착 등의 여러 복잡한 공정이 요구된다.

[0004] 자체 발광형 광원을 이용한 디스플레이는 상기 언급한 문제를 해결할 수 있으며, 예를 들어, OLED를 기반으로 하는 디스플레이의 경우 적색, 청색, 녹색을 각각 발광하는 물질을 이용하여 디스플레이를 구현하기 때문에 보다 얇은 디스플레이의 구현이 가능하다. OLED 디스플레이의 대부분은 Outdoor 소자의 디스플레이로 적용이 되는데 유기 물질을 이용하기 때문에 외부환경에 약하다는 치명적인 약점을 가지고 있다.

[0005] 상기 언급한 각 구조가 갖는 문제점을 해결하기 위해서, 무기물 반도체의 자체발광형 소자인 LED를 이용하여 디스플레이가 제시되었다. 현재까지 개발된 마이크로 LED의 경우에 상용화를 위해 다음과 같은 문제점이 있다. 디스플레이 구현을 위해서는 서브픽셀을 이루는 각각의 LED 구조가 적색, 청색, 녹색 발광을 해야하는데, 기존의 LED는 단일 기판 위에 발광층을 형성할 경우 한가지 색상만 구현할 수 있다. 따라서 디스플레이의 기판 위로 각각의 색을 발광하는 LED 구조를 전사하는 공정이 추가로 진행되어야 한다. 이와 같은 전사과정은 미세 정밀한 공정이 요구되기 때문에 디스플레이 제작 공정의 난이도를 높이고 수율을 낮추게 되므로 상용화하는데 어려움이 있고, 품질이 우수한 풀컬러 구현에 한계가 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명의 목적은, 단일 기판 상에 3차원 구조체를 통하여 동시에 성장되는 발광 구조체를 형성하여, 개별적으로 발광 제어가 가능한 서로 다른 발광 파장을 가지는 구분되는 영역을 갖는, 마이크로 LED 구조체를 제공하는 것이다

[0007] 본 발명의 다른 일 측면의 목적은, 본 발명에 의한 마이크로 LED 구조체를 포함하는 R, G, B 컬러 중 적어도 둘 이상의 색의 발광이 각각 또는 동시에 가능한 마이크로 LED 디스플레이를 제공하는 것이다.

[0008] 본 발명의 또 다른 일 측면의 목적은, 본 발명에 의한 마이크로 LED 구조체의 제조방법을 제공하는 것이다.

[0009] 본 발명이 해결하고자 하는 과제는 이상에서 언급한 과제로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 통상의 기술자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0010] 본 발명의 일 실시예에 따르는 마이크로 LED 구조체는, n-형 반도체 기판; 상기 n-형 반도체 기판 상에 형성된 발광 구조체층; 및 상기 발광 구조체층 상에 형성된 p-형 반도체층;을 포함하고, 상기 발광 구조체층은, In 및 Ga를 포함하는 활성층이 상부에 형성된 발광 구조체의 배열을 포함하고, 상기 발광 구조체층은, 각각이 단일 또는 복수 개의 발광 구조체를 포함하며, 둘 이상의 다른 파장을 발광하는 적어도 셋 이상의 구분되는 영역들을 형성하고, 상기 구분되는 영역들 각각은 개별적으로 발광 제어가 가능하고, 상기 구분되는 영역들은, 각 영역을 구성하는 상기 발광 구조체의 밀면의 크기, 발광 구조체의 높이, 발광 구조체의 중심 간의 간격 중 적어도 한 개가 서로 상이한 것이다.

[0011] 본 발명의 일 실시예에 따라, 상기 구분되는 영역을 구성하는 발광 구조체의 높이는, 장파장의 빛을 발광하는 영역을 구성하는 발광 구조체 일수록 큰 값을 가지는 것일 수 있다.

[0012] 본 발명의 일 실시예에 따라, 상기구분되는 영역의 발광 구조체 각각의 중심 간의 간격은, 장파장의 빛을 발광하는 영역일수록 큰 값을 가지는 것일 수 있다.

[0013] 본 발명의 일 실시예에 따라, 상기 구분되는 영역들은 상기 활성층 내의 In-마이그레이션(migration) 정도가 상이한 것이고, 상기 구분되는 영역들은 제1 영역 내지 제3 영역을 형성하고, 상기 제1 영역 내지 제3 영역의 발광 구조체 상의 상기 활성층 내의 In-마이그레이션(migration) 정도는, 제1 영역 > 제2 영역 > 제3 영역인 것일 수 있다.

[0014] 본 발명의 일 실시예에 따라, 상기 구분되는 영역들은 상기 활성층 내의 Ga 대비 In의 평균 농도가 서로 상이한 것이고, 상기 구분되는 영역들의 발광 구조체 상의 상기 활성층 내 Ga 대비 In의 평균 농도의 비는, 장파장의 빛을 발광하는 영역일 수록 높은 값을 가지는 것일 수 있다.

[0015] 본 발명의 일 실시예에 따라, 상기 구분되는 영역들 각각은 전극과 개별적으로 연결된 것일 수 있다.

[0016] 본 발명의 일 실시예에 따라, 상기 구분되는 영역들의 발광구조체 상의 상기 활성층의 평균 두께는, 장파장의

영역일 수록 큰 값을 가지는 것일 수 있다.

- [0017] 본 발명의 일 실시예에 따라, 상기 구분되는 영역들 각각의 발광 구조체들은 높이, 형태, 면적 중 하나 이상으로 상이한 것이며, 단일 공정 과정을 통해 모두 동시에 성장된 것일 수 있다.
- [0018] 본 발명의 일 실시예에 따라, 상기 발광구조체 각각의 간격이 50 nm 내지 100 μm 인 것일 수 있다.
- [0019] 본 발명의 일 실시예에 따라, 상기 구분되는 영역들은, 상기 발광 구조체의 높이가 50 nm 내지 50 μm 인 것일 수 있다.
- [0020] 본 발명의 일 실시예에 따라, 상기 구분되는 영역들은 둘 이상의 서로 다른 파장을 발광하는 적어도 세 개의 영역을 형성하고, 상기 발광 구조체는, 원뿔; 다각형뿔; 원기둥; 다각형 기둥; 원형의 링; 다각형의 링; 반구; 평평한 상부를 갖도록 끝이 잘린 형태의 원뿔, 다각형뿔, 원형의 링 및 다각형의 링 형태; 실리던 형태의 중공 함몰부를 포함하는 원뿔, 다각형뿔 및 다각형 기둥; 및 라인(line) 형태의 기둥;의 구조체들 중 적어도 하나 이상을 포함하는 것일 수 있다.
- [0021] 본 발명의 일 실시예에 따라, 상기 활성층은 BaInGaN , GaAlNP , GaAlNAs , InAlGaN , GaAlNSb , GaInNP , GaInNAs , 및 GaInNSb 중 적어도 하나 이상을 더 포함하는 것일 수 있다.
- [0022] 본 발명의 일 실시예에 따라, 상기 활성층은 초격자층(super lattice layer)을 더 포함하는 것일 수 있다.
- [0023] 본 발명의 일 실시예에 따라, 본 발명은, 마이크로 LED 구조체를 포함하는, 컬러 마이크로 LED 디스플레이에 관한 것이다.
- [0024] 본 발명의 일 실시예에 따라, 본 발명은, 하부 기판 상에 n-형 반도체층을 형성하는 단계; 상기 n-형 반도체층 상에 마스크층을 형성하는 단계; 상기 마스크층에 각각 단일 또는 복수 개의 개구 패턴을 포함하되, 개구 패턴의 간격, 크기 또는 둘 다가 서로 상이하여 서로 구분되는 적어도 셋 이상의 영역을 패터닝하는 단계; 상기 각각의 구분되는 영역의 마스크층 개구 패턴 상에 개방된 n-형 반도체층 위로 서로 다른 둘 이상의 파장을 발광하도록 서로 구분되는 적어도 셋 이상의 영역을 포함하는 발광 구조체층을 성장시키는 단계; 상기 성장된 발광 구조체층 상에 In 및 Ga를 포함하는 활성층을 형성하는 단계; 상기 발광 구조체층 상에 p-형 반도체층을 형성하는 단계; 및 상기 발광 구조체층의 서로 구분되는 적어도 셋 이상의 영역 각각과 개별적으로 전기적 연결이 형성되도록 전극을 형성하는 단계;를 포함하는, 마이크로 LED의 제조방법에 관한 것이다.
- [0025] 본 발명의 일 실시예에 따라, 상기 개구 패턴은 원형, 라인형 및 다각형 형상 중 적어도 하나 이상을 포함하고, 상기 개구 패턴은 형상, 크기, 깊이 및 패턴 간의 간격 중 하나 이상이 서로 다른 복수 개의 구분되는 영역을 포함하는 것이고, 상기 개구 패턴의 구분되는 영역에 따라, 상기 발광 구조체층의 복수 개의 구분되는 영역들이 생성되는 것일 수 있다.
- [0026] 본 발명의 일 실시예에 따라, 상기 구분되는 영역들은, 상기 개구의 중심 간의 간격이 50 nm 내지 100 μm 인 것일 수 있다.
- [0027] 본 발명의 일 실시예에 따라, 상기 개구는 50 nm 내지 50 μm 의 직경을 갖는 것일 수 있다.
- [0028] 본 발명의 일 실시예에 따라, 상기 발광 구조체층을 성장시키는 단계 및 상기 활성층을 형성하는 단계는, 300 $^{\circ}\text{C}$ 내지 1200 $^{\circ}\text{C}$ 및 50 torr 내지 500 torr에서 이루어지는 것일 수 있다.

발명의 효과

- [0029] 본 발명은, 디스플레이에 적용 가능한 다양한 형상의 마이크로 LED 구조체를 제공하고, 상기 마이크로 LED 구조체는 복수개의 구별되는 영역으로 구획화하여 개별적으로 구동이 가능하고, 원하는 파장대로 발광 제어가 가능하다.
- [0030] 본 발명의 일 실시예에 따라, 상기 마이크로 LED 구조체는, 3차원 발광 구조체를 이용하여 단일 기판에서 다양한 파장대의 발광이 가능하고, 고품질의 컬러 마이크로 디스플레이를 구현할 수 있다.
- [0031] 본 발명은, 적색, 녹색, 청색의 발광구조체를 단일 기판 상에 형성하고, 일련의 공정 과정을 진행하여 전사 공정의 적용 없이 컬러 디스플레이 구현이 가능한 마이크로 LED 구조체를 제공할 수 있다.
- [0032] 본 발명은, 마이크로 LED의 제조 공정을 단순화시키고, 제조 공정의 비용을 획기적으로 절감할 수 있으므로, 마이크로 LED를 기반으로 하는 컬러 마이크로 디스플레이의 상용화를 실현시킬 수 있다.

도면의 간단한 설명

- [0033] 도 1은, 본 발명의 일 실시예에 따른, 본 발명에 의한 마이크로 LED 구조체를 예시적으로 나타낸 것이다.
- 도 2는, 본 발명의 일 실시예에 따른, 본 발명에 의한 마이크로 LED 구조체의 발광 구조체를 예시적으로 나타낸 것이다.
- 도 3은, 본 발명의 일 실시예에 따른, 본 발명에 의한 마이크로 LED 구조체의 발광 구조체층의 다른 예를 나타낸 것이다.
- 도 4는, 본 발명의 일 실시예에 따른, 본 발명에 의한 마이크로 LED 구조체의 구분되는 영역들의 배열을 예시적으로 나타낸 것이다.
- 도 5는, 본 발명의 일 실시예에 따른, 본 발명에 의한 마이크로 LED의 제조방법의 공정을 예시적으로 나타낸 것이다.
- 도 6은, 본 발명의 일 실시예에 따른, 본 발명에 의한 개구 패턴의 크기에 따라 성장된 발광 구조체를 예시적으로 나타낸 것이다.
- 도 7은, 본 발명의 일 실시예에 따른, 본 발명에 의한 개구 패턴의 크기 및 형태에 따라 성장된 발광 구조체를 예시적으로 나타낸 것이다.
- 도 8은 본 발명의 일 실시예에 따른, 본 발명에 의한 개구 패턴의 크기 및 패턴 간격에 따라 성장된 발광 구조체의 SEM 이미지를 나타낸 것이다.
- 도 10은, 본 발명의 일 실시예에 따른, 본 발명에 의한 개구 패턴의 크기 및 패턴 간격에 따라 원소의 이동 거리(migration length) 조절을 예시적으로 나타낸 것이다.

발명을 실시하기 위한 구체적인 내용

- [0034] 이하에서, 첨부된 도면을 참조하여 실시예들을 상세하게 설명한다. 그러나, 실시예들에는 다양한 변경이 가해질 수 있어서 특허출원의 권리 범위가 이러한 실시예들에 의해 제한되거나 한정되는 것은 아니다. 실시예들에 대한 모든 변경, 균등물 내지 대체물이 권리 범위에 포함되는 것으로 이해되어야 한다.
- [0035] 실시예에서 사용한 용어는 단지 설명을 목적으로 사용된 것으로, 한정하려는 의도로 해석되어서는 안된다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0036] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 실시예가 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [0037] 또한, 첨부 도면을 참조하여 설명함에 있어, 도면 부호에 관계없이 동일한 구성 요소는 동일한 참조부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다. 실시예를 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 실시예의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다.
- [0038] 이상과 같이 실시예들이 비록 한정된 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기를 기초로 다양한 기술적 수정 및 변형을 적용할 수 있다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.
- [0039] 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 청구범위의 범위에 속한다.
- [0040] 본 발명은, 마이크로 LED(Micro light emitting diode) 구조체에 관한 것이다.
- [0041] 본 발명의 일 실시예에 따르는 마이크로 LED 구조체는, n-형 반도체 기판; 상기 n-형 반도체 기판 상에 형성된

발광 구조체층; 및 상기 발광 구조체층 상에 형성된 p-형 반도체층;을 포함하고, 상기 발광 구조체층은, In 및 Ga를 포함하는 활성층이 상부에 형성된 발광 구조체의 배열을 포함하고, 상기 발광 구조체층은, 각각이 단일 또는 복수 개의 발광 구조체를 포함하며, 둘 이상의 다른 파장을 발광하는 적어도 셋 이상의 구분되는 영역들을 형성하고, 상기 구분되는 영역들 각각은 개별적으로 발광 제어가 가능하고, 상기 구분되는 영역들은, 각 영역을 구성하는 상기 발광 구조체의 밀면의 크기, 발광 구조체의 높이, 발광 구조체의 중심 간의 간격 중 적어도 한 개가 서로 상이한 것이다.

- [0042] 본 발명의 일 실시예에 따라, 상기 구분되는 영역을 구성하는 발광 구조체의 높이는, 장파장의 빛을 발광하는 영역을 구성하는 발광 구조체 일수록 큰 값을 가지는 것일 수 있다.
- [0043] 본 발명의 일 실시예에 따라, 상기 구분되는 영역의 발광 구조체 각각의 중심 간의 간격은, 장파장의 빛을 발광하는 영역일수록 큰 값을 가지는 것일 수 있다.
- [0044] 본 발명의 일 실시예에 따라, 상기 구분되는 영역들은 상기 활성층 내의 In-마이그레이션(migration) 정도가 상이한 것이고, 상기 구분되는 영역들은 제1 영역 내지 제3 영역을 형성하고, 상기 제1 영역 내지 제3 영역의 발광 구조체 상의 상기 활성층 내의 In-마이그레이션(migration) 정도는, 제1 영역 > 제2 영역 > 제3 영역인 것일 수 있다.
- [0045] 본 발명의 일 실시예에 따라, 상기 구분되는 영역들은 상기 활성층 내의 Ga 대비 In의 평균 농도가 서로 상이한 것이고, 상기 구분되는 영역들의 발광 구조체 상의 상기 활성층 내 Ga 대비 In의 평균 농도의 비는, 장파장의 빛을 발광하는 영역일 수록 높은 값을 가지는 것일 수 있다.
- [0046] 본 발명의 일 실시예에 따라, 도 1 내지 도 4를 참조하여 본 발명에 의한 마이크로 LED 구조체를 보다 자세히 설명한다. 도 1은, 본 발명의 일 실시예에 따른, 본 발명에 의한 마이크로 LED 구조체를 예시적으로 나타낸 것으로, 도 1에서 마이크로 LED 구조체(100)는, 하부 기판(110), n-형 반도체 기판층(120); 발광 구조체층(130); 및 p-형 반도체층(140); 을 포함할 수 있다.
- [0047] 하부 기판(110)은, 마이크로 LED 구조체에 적용 가능하고, 마이크로 LED 구조체의 적용 분야에 따라 적절하게 선택될 수 있으며, 예를 들어, 사파이어(Al_2O_3), Si, SiC, GaN 및 AlN 중 적어도 하나 이상을 포함할 수 있다.
- [0048] n-형 반도체 기판층(120)은, 하부 기판(110) 상에 형성되고, n-형 질화갈륨 반도체를 포함할 수 있다. 예를 들어, n-형 질화갈륨 반도체는, GaN, GaNP, GaNAs, GaNSb, AlGaIn, InGaIn, BaGaIn, GaAlNP, GaAlNAs, InAlGaIn, GaAlNSb, GaInNP, GaInNAs, 및 GaInNSb 중 적어도 하나 이상을 포함할 수 있다.
- [0049] n-형 반도체 기판층(120)은, n-형 불순물 원소가 더 포함될 수 있고, 예를 들어, 상기 n-형 불순물은 N, P, As, Ge, Si, Cu, Ag, Au, Sb, Bi 등일 수 있다.
- [0050] n-형 반도체 기판층(120)은, 1 μm 내지 10 μm 두께로 형성될 수 있고, 바람직하게는 2 μm 내지 4 μm 일 수 있다. n-형 반도체 기판층(120)의 두께가 1 μm 보다 얇으면 마이크로 LED 구조체의 품질이 충분히 좋지 않을 수 있고, 10 μm 보다 두꺼우면 반도체 기판층의 균열이 일어날 수 있다.
- [0051] n-형 반도체 기판층(120)은, 소면적 또는 대면적일 수 있고, 예를 들어, 2 인치 이상; 5 인치 이상; 또는 12 인치 이상의 대면적일 수 있다.
- [0052] n-형 반도체 기판층(120) 상의 적어도 일부분에 유전체층(121, 도면에 도시하지 않음)이 더 형성될 수 있다. 유전체층(121)은 n-형 반도체층(120) 상에서 발광 구조체(131)가 형성된 부분을 제외한 나머지 부분에 형성될 수 있다. 예를 들어, 유전체층(121)은, Al_2O_3 , TiO_2 , TiN, SiCx, SiOx, SixNy, 및 SiOxNy 중 적어도 하나 이상을 포함할 수 있다. 유전체층(121)은, 10 nm 내지 2 μm 두께로 형성될 수 있고, 바람직하게는 30 nm 내지 1 μm 일 수 있다.
- [0053] 발광 구조체층(130)은, 단일 또는 다양한 파장대의 빛을 방출하는 것으로, 동일하거나 또는 상이한 복수개의 발광 구조체(131)를 포함할 수 있다. 복수개의 발광 구조체(131)는, 구조체 형태, 크기(예를 들어, 높이, 부피, 단면적, 직경, 길이, 밀면 길이, 등), 성분, 배열 방식(예를 들어, 패턴 간격, 배열 형태, 밀도), 성분, 성장 방식, 결정 구조 등이 상이할 수 있고, 이러한 인자 중 적어도 하나 이상을 변화시켜 발광 구조체(131)의 발광 파장을 조절할 수 있다.
- [0054] 발광 구조체(131)는, 50 nm 내지 300 μm 직경(또는, 밀면 길이) 및/또는 50 nm 내지 300 μm 높이(또는, 길이)를 가질 수 있다. 일 예로서, 상기 발광 구조체는 50 nm 내지 100 μm 높이로 형성될 수도 있다.

- [0055] 본 발명에서 발광 구조체의 발광 파장은 다양한 변수에 의해 제어될 수 있다. 그 변수에는 일 예로서, 발광 구조체의 크기와 형상, 중심간의 간격, 활성층의 두께, In과 Ga의 몰농도, In-마이그레이션 정도 등이 포함된다. 일 예로서, 일부 변수를 제어하였을 때, 발광 구조체(131)는 높이가 높을수록 더 장파장의 빛을 발광할 수 있다.
- [0056] 발광 구조체(131)는, 50 nm 내지 500 μm 의 중심 간의 간격을 가지도록 배열될 수 있다. 일 예로서, 상기 발광 구조체는 50 nm 내지 100 μm 의 간격을 가지도록 형성될 수도 있다. 이 때, 상기 발광 구조체의 중심 간의 간격은 마스크층에 형성되는 패턴 간의 간격에 대응되는 수준인 것일 수 있다.
- [0057] 도 2를 참조하면, 도 2는, 본 발명의 일 실시예에 따른, 본 발명에 의한 발광 구조체(131)를 예시적으로 나타낸 것으로, 발광 구조체(131)는, n-형 반도체층(120) 상에서 성장된 3차원 구조체(131a) 및 3차원 구조체(131a) 상의 적어도 일부분에 형성된 활성층(131b)을 포함할 수 있다.
- [0058] 3차원 구조체(131a)는, n-형 반도체 기판(120)과 동일한 n-형 반도체를 포함하고, 3차원 구조체(131a)는, 상기 n-형 반도체 기판 상에서 성장된 것일 수 있다. 3차원 구조체(131a)는, 원뿔; 다각형뿔; 원기둥; 다각형 기둥; 원형의 링; 다각형의 링; 반구; 평평한 상부를 갖도록 끝이 잘린 형태의 원뿔, 다각형뿔, 원형의 링 및 다각형의 링 형태; 실리던 형태의 중공 함몰부를 포함하는 원뿔, 다각형뿔 및 다각형 기둥; 및 라인(line) 형태의 기둥;의 구조체들 중 적어도 하나 이상을 포함할 수 있다.
- [0059] 일 예로서, 3차원 구조체(131a)는, 50 nm 내지 300 μm 직경(또는, 밀면 길이) 및/또는 50 nm 내지 300 μm 높이(또는, 길이)를 가질 수 있다.
- [0060] 도 2를 참조하면, 도 2는, 본 발명의 일 실시예에 따른, 본 발명에 의한 발광 구조체(131)의 발광 파장을 예시적으로 나타낸 것으로, 도 2의 (a)는 발광 구조체(131)의 면에 따라 발광 파장(R_1 및 R_2)이 상이하고, 예를 들어, 끝이 잘린 육각 피라미드 구조체의 윗면에서 녹색이 발광(R_1)하고, 육각 피라미드 구조체의 옆면에서 청색(R_2)이 발광한다. 또한, 도 2의 (b)는 구조체의 높이에 따라 발광하는 빛의 파장이 상이하고, 끝이 잘린 육각 피라미드 구조체의 높이 따라 윗면은 녹색(R_1) 또는 적색(R_3)을 발광할 수 있다.
- [0061] 활성층(131b)은, 발광 물질을 포함하고, 단일 또는 복수층으로 형성될 수 있다. 활성층(131b)은, 활성층(131b)의 두께, 성장률, 구성성분의 농도비 및 마이그레이션, 층수 등을 조절하여 발광하는 빛의 파장을 조절할 수 있다. 보다 구체적으로, 활성층(131b)은, 발광하는 빛의 파장을 조절하기 위해서, 3차원 구조체(131a)의 면에 따라, 예를 들어, 옆면(또는, 빗면), 윗면 등에 따라 활성층의 두께, 성장률, 구성성분의 농도비 및 마이그레이션 및 층수 중 적어도 하나 이상을 변화시켜 발광하는 빛의 파장을 조절할 수 있다.
- [0062] 활성층(131b)은, 발광하는 빛의 파장을 조절하기 위해서, 3차원 구조체(131a) 상에 활성층의 성장 온도에 따라 성장율을 변화시킬 수 있다. 상기 복수층의 활성층(131b)에서 각층은, 서로 동일하거나 또는 상이한 성장율의 활성층을 포함할 수 있다. 활성층의 성장율, 즉 활성층의 두께는 발광 파장을 변화시키는 하나의 요인이 될 수 있다.
- [0063] 활성층(131b)은, 발광하는 빛의 파장을 조절하기 위해서, 3차원 구조체(131a) 상에 활성층의 성장 시 활성층 내의 In-마이그레이션(migration) 정도를 조절할 수 있다. 상기 In-마이그레이션(migration) 정도는 3차원 구조체(131a)의 면에 따라, 즉, 옆면(또는, 빗면), 윗면 등에 따라 변화되어 발광하는 빛의 파장을 조절할 수 있다. 또는, In-마이그레이션(migration) 정도는 3차원 구조체(131a)의 크기, 부피 등에 따라 변화되어 발광하는 빛의 파장을 조절할 수 있다. 또는, In-마이그레이션(migration) 정도는 3차원 구조체(131a)의 배열 간격에 따라 변화되어 발광하는 빛의 파장을 조절할 수 있다. 또는, In-마이그레이션(migration) 정도는 활성층의 성장 시 공정 조건에 따라 변화되어 발광하는 빛의 파장을 조절할 수 있다. 이는 제조방법에서 보다 구체적으로 설명한다. 상기 복수층의 활성층(131b)에서 각층은, 서로 동일하거나 또는 상이한 In-마이그레이션(migration) 정도의 활성층을 포함할 수 있다. In-마이그레이션은 인듐과 갈륨간의 상대적인 이동용이도 차이에 의한 것이며, 인듐이 갈륨보다 마스크층 상에서 빠른 속도로 이동이 가능하기 때문에 구현되는 현상이다. In-마이그레이션에 의해 활성층 성장시 인듐이 이동할 수 있는 영역이 넓을수록 발광 구조체 내 활성층에 In의 몰농도가 증가하게 된다. 이 때, In의 몰농도는 발광 파장을 좌우하는 하나의 요인이 될 수 있다.
- [0064] 활성층(131b)은, 발광하는 빛의 파장을 조절하기 위해서, 3차원 구조체(131a) 상에 활성층의 성장 시 활성층 내의 Ga 대비 In의 평균 농도비를 조절할 수 있다. 상기 복수층의 활성층(131b)에서 각층은, 서로 동일하거나 또는 상이한 활성층 내의 Ga 대비 In의 평균 농도비의 활성층을 포함할 수 있다. In과 Ga의 평균 농도비는 주입되

는 양을 통해 조절할 수도 있으며, 발광구조체 간의 간격 설계를 통해서 In-마이그레이션 정도를 제어함으로써 조절할 수도 있다.

- [0065] 활성층(131b)은, BaInGa , GaAlNP , GaAlNAs , InAlGa , GaAlNSb , GaInNP , GaInNAs , 및 GaInNSb 중 적어도 하나 이상을 포함하고, 바람직하게는 InGa 일 수 있다.
- [0066] 활성층(131b)은, 초격자층(super lattice layer)을 더 포함할 수 있으며, 초격자층(super lattice layer)의 삽입에 의해서 장파장 발광을 유도할 수 있다. 상기 초격자층(super lattice layer)은, 1 nm 내지 10 nm 두께로 형성될 수 있다. 상기 초격자층은, 단일 또는 복수층을 형성되고, 양자우물층을 포함할 수 있다
- [0067] 본 발명의 일 예로, 발광 구조체(131)는, 랜덤하게 또는 규칙적으로 배열될 수 있다. 발광 구조체(131)는, 원; 타원; 다각형; 중심점이 있는 원, 타원, 및 다각형; 및 라인; 중 적어도 하나 이상의 패턴으로 배열될 수 있다. 상기 중심점이 있는 원, 타원 및 다각형은 하나의 중심점을 단일 또는 복수개의 원, 타원 또는 다각형으로 둘러싸인 형상일 수 있다.
- [0068] 도 3을 참조하면, 도 3은, 본 발명에 의한 마이크로 LED 구조체의 발광 구조체층의 다른 예를 나타낸 것으로, 발광 구조체층(130)은, 복수개의 영역으로 구획화되어 발광구조체(131)가 배열될 수 있다.
- [0069] 발광 구조체층(130)은, 단일 또는 복수개의 발광 영역을 형성하도록 발광구조체(131)가 배열될 수 있으며, 발광하는 빛의 파장에 따라 발광 구조체층(130)을 구획화될 수 있다. 예를 들어, 적색 빛을 발하는 제1 영역(R), 녹색 빛을 발하는 제2 영역(G) 및 청색의 빛을 발하는 제3 영역(B)을 포함하는 적어도 셋 이상의 구분되는 영역을 형성할 수 있다.
- [0070] 상기 구분되는 영역들은, 발광 파장을 조절하기 위해서, 각각 동일하거나 또는 상이한 발광 구조체(131)를 포함할 수 있다.
- [0071] 상기 구분되는 영역들은 각각 발광 구조체(131)의 형태, 크기(높이, 부피, 단면적, 직경, 길이, 밑면 길이 등), 패턴 간격(예를 들어, 발광 구조체 각각의 중심 간의 간격), 배열 형태, 밀도(예를 들어, 상기 구분되는 영역들의 면적 대비 발광 구조체(131)의 부피비), 성분, 성장 방식, 결정 구조 및 활성층의 구성 (활성층의 두께, In-마이그레이션, Ga 대비 In의 평균 농도 등)중 적어도 하나 이상이 상이할 수 있다.
- [0072] 보다 구체적으로, 상기 구분되는 영역들은 각각 발광 구조체 각각의 중심 간의 간격 및/또는 구분되는 영역의 면적 대비 발광 구조체의 부피비는 상이할 수 있으며, 상기 구분되는 영역의 발광 구조체 각각의 중심 간의 간격은 장파장을 발광하는 영역의 발광 구조체들 일수록 큰 값을 가지며, 발광 구조체의 높이는 장파장을 발광하는 영역의 발광구조체 일수록 큰 값을 가진다.
- [0073] 이는, 상술한 바 있던 발광 파장을 변화시키는 복수 개의 요인들 중 일부를 제어할 경우에 구현되는 효과이며, 일부 요소들을 제어하였을 때 발광 구조체의 높이는 커질수록 장파장을 발하게 되는데, 이는 In-마이그레이션 가능한 거리가 길기 때문에 구현되는 효과일 수 있다.
- [0074] 한편, 상기 구분되는 영역들은, 각각 동일하거나 또는 상이한 활성층(131b)을 포함할 수 있으며, 상기 구분되는 영역들은 각각 상기 활성층 내의 In-마이그레이션(migration) 정도가 상이할 수 있다. 상기 구분되는 영역들이 제1 영역 내지 제3 영역으로 구분된다고 가정할 때, 일부 요인들을 제어한다는 전제 하에, 상기 제1 영역 내지 제3 영역의 발광 구조체 상의 상기 활성층 내의 In-마이그레이션(migration) 정도는, 제1 영역 > 제2 영역 > 제3 영역 순일 수 있다. 일 예로서, 상기 제1 영역 내지 제3 영역은 레드, 그린, 블루 파장을 발하는 영역인 것일 수 있다.
- [0075] 상기 구분되는 영역들은 각각 상기 활성층 내의 Ga 대비 In의 평균 농도가 서로 상이할 수 있고, 상기 구분되는 발광 구조체 상의 상기 활성층 내의 Ga 대비 In의 평균 농도의 비는 장파장 발광의 영역일 수록 큰 값을 가질 수 있다.
- [0076] 상기 구분되는 영역들은 각각 상기 활성층의 두께가 상이할 수 있다.
- [0077] 상기 구분되는 영역들은, 서로 상이한 형태의 발광 구조체(130)를 포함할 수 있으며, 일 예로 도 3의 (a)에서 적색 빛을 발하는 제1 영역(R)은, 실린더 형태의 중공 함몰부를 포함하는 육각 피라미드 구조체, 녹색 빛을 발하는 제2 영역(G)은, 끝이 잘린 형태를 포함하는 육각 피라미드 구조체 및 청색의 빛을 발하는 제3 영역(B)은, 피라미드 구조체를 포함할 수 있다. 또는, 도 3의 (b)에서, 적색 빛을 발하는 제1 영역(R)은, 실린더 끝이 잘린 형태를 포함하는 육각 피라미드 구조체, 녹색 빛을 발하는 제2 영역(G)은, 끝이 잘린 형태를 포함하는 육각

피라미드 구조체 및 청색의 빛을 발하는 제3 영역(B)은, 육각 피라미드 구조체를 포함할 수 있다. 상기 끝이 잘린 형태의 육각 피라미드 구조체, 육각 피라미드 구조체 및 실린더 형태의 중공 함몰부를 포함하는 육각 피라미드 구조체의 높이는 동일하거나 또는 상이할 수 있다.

[0078] 또는, 적색 빛을 발하는 제1 영역(R), 녹색 빛을 발하는 제2 영역(G) 및 청색의 빛을 발하는 제3 영역(B)은, 육각 피라미드 구조체 또는 끝이 잘린 형태의 육각 피라미드 구조체를 포함하고, 청색의 빛을 발하는 제3 영역(B)은, 육각 피라미드 구조체의 옆면의 발광 파장을 이용하고, 녹색 빛을 발하는 제2 영역(G) 및 적색 빛을 발하는 제1 영역(R)은, 끝이 잘린 형태의 육각 피라미드 구조체의 옆면, 윗면 또는 이 둘의 발광 파장을 이용할 수 있다. 즉, 녹색 빛을 발하는 제2 영역(G) 및 적색 빛을 발하는 제1 영역(R)은, 끝이 잘린 육각 피라미드의 윗면의 높이에 따라 결정되고, 윗면의 높이가 높을수록 장파장의 빛을 발할 수 있다.

[0079] 상기 구분되는 영역들은, 규칙적 또는 랜덤하게 배열될 수 있고, 도 4를 참조하면, 도 4는 본 발명의 일 실시예에 따른, 본 발명에 의한 마이크로 LED 구조체의 상기 구분되는 영역들의 배열을 예시적으로 나타낸 것으로, 도 4에서 X 방향으로 구분되는 영역들(S1, S2, S3,... Sn) 및 Y 방향으로 구분되는 영역들(S1', S1'', S2', S2'',...Sn^m)이 배열되고, Sn 및 Sn^m는, 각각, 적색, 녹색 또는 청색 발광 영역이고, 상기 발광 영역은, 내부의 발광 구조체의 중심 간의 간격이 동일하거나 상이한 간격(b)으로 배열될 수 있다. 상기 발광 구조체의 중심간의 간격(b)은, 50 nm 내지 500 μ m일 수 있다. 또한, X 방향 및 Y 방향으로 배열된 발광 영역은, 상기 언급한 바와 같이, 동일하거나 또는 상이한 발광 구조체를 포함하고, 상기 발광 구조체는, 원하는 발광 영역의 배열에 따라 발광 파장이 조절될 수 있다. 예를 들어, 상기 복수개의 발광 영역은, 적색, 녹색 및 청색 발광 영역을 서브픽셀로 포함하는 픽셀 단위를 형성할 수 있으며, 이는 디스플레이에서 요구하는 색상의 광원을 서브픽셀 단위로 제공할 수 있고, 컬러 또는 풀 컬러 마이크로 디스플레이를 구현할 수 있다.

[0080] 상기 구분되는 영역들은, 원(또는, 도트), 다각형(예를 들어, 삼각형, 정사각형, 직사각형, 육각형) 또는 이 둘의 형태일 수 있고, 너비(a)가 5 μ m 이상; 10 μ m 이상; 또는 15 μ m 이상일 수 있다.

[0081] p-형 반도체층(140)은, 발광 구조체층(130) 상에 형성되며, p-형 반도체층(140)은, p-형 질화갈륨 반도체를 포함할 수 있다. 예를 들어, 예를 들어, p-형 질화갈륨 반도체는, GaN, GaNP, GaNAs, GaNSb, AlGaN, InGaN, BaIGaN, GaAlNP, GaAlNAs, InAlGaN, GaAlNSb, GaInNP, GaInNAs, 및 GaInNSb 중 1종 이상일 수 있으며, 바람직하게는 AlGaN electron blocking layer를 포함하는 p-형 GaN이다. 또한, p-형 불순물 원소가 더 포함될 수 있고, 상기 p-형 불순물은 Mg, B, In, Ga, Al, Tl 등일 수 있다.

[0082] 본 발명의 일 실시예에 따라, 상기 구분되는 영역들 각각은 전극과 개별적으로 연결된 것일 수 있다. 즉, 일 예로서, 상기 구분되는 영역들이 각각 레드, 그린 및 블루 파장의 빛을 발한다고 가정할 때, 본 발명의 마이크로 LED 구조체는 레드, 그린 및 블루 파장의 빛 중 하나 또는 둘 만을 선택적으로 발광하는 형태로 구동될 수 있다. 따라서, 본 발명에서 제공하는 마이크로 LED 구조체를 이용할 경우 단순히 레드, 그린 및 블루가 혼합되어 발하는 백색파장 뿐 아니라, 다양한 색상의 조합으로 구현되는 풀컬러 디스플레이의 구현이 가능해질 수 있다.

[0083] 본 발명의 일 예로, 마이크로 LED 구조체(100)는, 구동을 위해서 n-형 금속 전극층(150) 및 p-형 금속 전극층(160)을 더 포함할 수 있다. n-형 금속 전극층(150) 및 p-형 금속 전극층(160)은, 마이크로 LED 구조체(100)에서 상기 구분되는 영역들 각각은 전극과 개별적으로 연결되어 구동 가능하고, 개별적으로 발광 제어 가능할 수 있다.

[0084] 본 발명의 일 실시예에 따라, 상기 구분되는 영역들의 발광구조체 상의 상기 활성층의 평균 두께는, 장파장의 영역일 수록 큰 값을 가지는 것일 수 있다.

[0085] 본 발명의 일 실시예에 따라, 상기 구분되는 영역들 각각의 발광 구조체들은 높이, 형태, 면적 중 하나 이상으로 상이한 것이며, 단일 공정 과정을 통해 모두 동시에 성장된 것일 수 있다.

[0086] 본 발명의 일 실시예에 따라, 상기 활성층은 초격자층(super lattice layer)을 더 포함하는 것일 수 있다.

[0087] 한편, n-형 금속 전극층(150)은, n-형 반도체 기판층(120)의 적어도 일부분에 형성되고, n-형 금속 전극층(150)은 Co, Ir, Ta, Cr, Mn, Mo, Tc, W, Re, Fe, Sc, Ti, Sn, Ge, Sb, Al, Pt, Ni, Au, ITO 및 ZnO 중 1종 이상을 포함할 수 있으며, n-형 금속 전극층(150)은 단일층 또는 복수층으로 구성될 수 있다.

[0088] 또한, p-형 금속 전극층(160)은, p-형 반도체층(140)의 적어도 일부분에 형성되고, p-형 금속 전극층(160)은 Co, Ir, Ta, Cr, Mn, Mo, Tc, W, Re, Fe, Sc, Ti, Sn, Ge, Sb, Al, Pt, Ni, Au, ITO 및 ZnO 중 1종 이상을 포

함할 수 있다. p-형 금속 전극층(160)은 단일층 또는 복수층으로 구성될 수 있다.

- [0089] n-형 금속 전극층(150) 및 p-형 금속 전극층(160)은 오믹 전자로 작용하여 마이크로 LED(100)에 전류를 공급하여 전기구동이 가능하고, 30 nm 내지 500 nm 두께로 형성될 수 있고, 바람직하게는 50 nm 내지 300 nm 두께일 수 있다.
- [0090] 본 발명은, 본 발명에 의한 마이크로 LED를 포함하는 마이크로 디스플레이에 관한 것이다. 본 발명의 일 예로, 상기 마이크로 디스플레이는, 본 발명에 의한 마이크로 LED 구조체를 적용하므로, 제조 공정 및 비용을 줄일 수 있고, 컬러 구현이 가능하다.
- [0091] 상기 마이크로 디스플레이는, n-형 반도체 기판 상에서 성장된 발광 구조체를 이용하므로, 서브픽셀 및/또는 픽셀의 크기, 배열, 빛의 색 등의 정밀한 조절이 가능하고, 풀 컬러의 디스플레이를 구현할 수 있다.
- [0092] 상기 서브픽셀은, 적색, 녹색 및 청색 발광 영역의 서브픽셀을 포함하고, 상기 서브픽셀은 규칙적 또는 랜덤하게 배열될 수 있다. 즉, 이는 도 4의 발광 영역($S1..S_n$ 및 $S1'..S_n''$)을 서브픽셀로 구성할 수 있다. 적색, 녹색 및 청색 발광 영역의 서브픽셀의 크기는, 너비(a)가 5 μm 이상; 10 μm 이상; 또는 15 μm 이상일 수 있다. 적색, 녹색 및 청색 발광 영역은, 원(또는, 도트), 다각형(예를 들어, 삼각형, 정사각형, 직사각형, 육각형) 또는 이 둘의 형태일 수 있다.
- [0093] 본 발명은 본 발명에 의한 마이크로 LED 구조체의 제조방법에 관한 것이다. 본 발명의 일 실시예에 따라, 상기 제조방법은, 단일 기판 상에 다양한 발광 영역을 갖는 발광 구조체층을 단일 성장 공정(one-step)으로 형성할 수 있고, 더 나아가 마이크로 LED 디스플레이의 제조공정을 단순화시킬 수 있다.
- [0094] 본 발명의 일 실시예에 따라, 본 발명은, 하부 기판 상에 n-형 반도체층을 형성하는 단계; 상기 n-형 반도체층 상에 마스크층을 형성하는 단계; 상기 마스크층에 각각 단일 또는 복수 개의 개구 패턴을 포함하되, 개구 패턴의 간격, 크기 또는 둘 다가 서로 상이하여 서로 구분되는 적어도 셋 이상의 영역을 패터닝하는 단계; 상기 각각의 구분되는 영역의 마스크층 개구 패턴 상에 개방된 n-형 반도체층 위로 서로 다른 둘 이상의 파장을 발광하도록 서로 구분되는 적어도 셋 이상의 영역을 포함하는 발광 구조체층을 성장시키는 단계; 상기 성장된 발광 구조체층 상에 In 및 Ga를 포함하는 활성층을 형성하는 단계; 상기 발광 구조체층 상에 p-형 반도체층을 형성하는 단계; 및 상기 발광 구조체층의 서로 구분되는 적어도 셋 이상의 영역 각각과 개별적으로 전기적 연결이 형성되도록 전극을 형성하는 단계;를 포함하는, 마이크로 LED의 제조방법에 관한 것이다.
- [0095] 본 발명의 일 실시예에 따라, 상기 개구 패턴은 원형, 라인형 및 다각형 형상 중 적어도 하나 이상을 포함하고, 상기 개구 패턴은 형상, 크기, 깊이 및 패턴 간의 간격 중 하나 이상이 서로 다른 복수 개의 구분되는 영역을 포함하는 것이고, 상기 개구 패턴의 구분되는 영역에 따라, 상기 발광 구조체층의 복수 개의 구분되는 영역들이 생성되는 것일 수 있다.
- [0096] 본 발명의 일 실시예에 따라, 상기 구분되는 영역들은, 상기 개구의 중심 간의 간격이 50 nm 내지 100 μm 인 것일 수 있다.
- [0097] 본 발명의 일 실시예에 따라, 상기 개구는 50 nm 내지 50 μm 의 직경을 갖는 것일 수 있다.
- [0098] 본 발명의 일 실시예에 따라, 상기 발광 구조체를 성장시키고 활성층을 형성하는 것은, 각각 300 $^{\circ}\text{C}$ 내지 1200 $^{\circ}\text{C}$ 및 50 torr 내지 500 torr에서 이루어지는 것일 수 있다.
- [0099] 상술한 제조방법은, 보다 구체적으로 도 5를 참조하여 설명하며, 도 5는 본 발명의 일 실시예에 따른, 본 발명에 의한 마이크로 LED의 제조방법의 공정을 예시적으로 나타낸 것이다. 도 5에서 상기 제조방법은 하부 기판을 준비하는 단계(S110); n-형 반도체층을 형성하는 단계(S120); 마스크층을 형성하는 단계(S130); 패터닝하는 단계; 발광 구조체층을 형성하는 단계(S140); 및 p-형 반도체층을 형성하는 단계(S150)를 포함할 수 있다. p-형 반도체층을 형성하는 단계(S150) 이후에 전극을 형성하는 단계(S160)를 더 포함할 수 있다.
- [0100] 하부 기판을 준비하는 단계(S110)는, 상기 언급한 하부 기판(110)을 준비하는 단계이다.
- [0101] n-형 반도체층을 형성하는 단계(S120)는, 언급한 기판(110) 상의 적어도 일부분에 MOCVD(metal-organic chemical vapour deposition), MBE(Molecular Beam Epitaxy) 또는 HVPE(Hydride Vapour Phase Epitaxy) 등을 이용하여 n-형 반도체층(120)을 형성하는 단계이며, 공정 조건은 본 발명에서 특별히 제한하지 않는다. 상기 n-형 반도체층(120)은 상기 언급한 바와 같다.
- [0102] 마스크층을 형성하는 단계(S130)는, n-형 반도체층(120) 상의 적어도 일부분에 마스크층(121)을 증착하는 단계

이다. 마스크층(121)은 일 예로서 그 두께가 10 nm 내지 200 nm 일 수 있고, 상기 언급한 유전체층의 구성성분과 동일할 수 있다.

[0103] 패터닝하는 단계(S140)는, 마스크층(121)을 개구 패턴으로 패터닝하는 단계이다. 단일 기판 상에 단일 공정으로 개구 패턴을 형성하므로, 전사 공정 없이 마이크로 LED 구조체를 형성하고, 대면적 기판의 적용이 가능하다.

[0104] 패터닝하는 단계(S140)는, 상기 언급한 구분되는 영역들을 형성하기 위해서 상기 마스크층에 각각 복수 개의 개구 패턴을 형성하고, 패턴 간격, 형상 또는 둘 다가 서로 상이하여 서로 구분되는 적어도 셋 이상의 영역으로 패터닝할 수 있다. 이는 적색, 녹색 및 청색 발광 영역으로 이루어진 서브픽셀로 구역화하여 패터닝될 수 있고, 단일 기판 상에 디스플레이에 필요한 광원을 단일 공정으로 제공할 수 있다.

[0105] 상기 개구 패턴의 크기(a) 및 개구 패턴의 배열 간격에 따라 발광 구조체(130)의 형태, 크기, 활성층의 구성 등의 조절이 가능할 뿐만 아니라, 발광 구조체(130)의 미세 발광 파장을 조절할 수 있다.

[0106] 도 6을 참조하면, 도 6은 본 발명의 일 실시예에 따른, 본 발명에 의한 개구 패턴의 크기에 따라 성장된 발광 구조체를 예시적으로 나타낸 것으로, 도 6의 (a)에서 개구 패턴의 크기에 따라 성장 영역 및 포획 반경(Capture radius)이 결정되고, 도 6의 (b)에서 성장 영역 및 포획 반경에 따라 다양한 형상의 구조체가 성장되는 것을 확인할 수 있다. 이러한 성장 영역 및 포획 반경은 성장된 구조체의 폭 및 높이를 조절할 수 있고, 더 나아가 구조체 성장 이후에 활성층의 구성 조절에 활용될 수 있다.

[0107] 도 7을 참조하면, 도 7은 본 발명의 일 실시예에 따른, 본 발명에 의한 개구 패턴의 크기 및 형태에 따라 성장된 발광 구조체를 예시적으로 나타낸 것으로, 개구 패턴의 크기 및 형태에 따라 피라미드 구조체, 끝이 잘린 피라미드 구조체 및 실린더 형태의 중공 함몰부를 포함하는 피라미드 구조체를 형성할 수 있다.

[0108] 도 8을 참조하면, 도 8은 본 발명의 일 실시예에 따른, 본 발명에 의한 개구의 크기 및 간격에 따라 성장된 발광 구조체의 SEM 이미지를 나타낸 것으로, 도 8을 살펴보면, 개구 패턴의 크기와 패턴의 간격에 따라서 피라미드 구조체, 끝이 잘린 피라미드 구조체의 형상을 조절할 수 있다.

[0109] 도 9를 참조하면, 도 9는 본 발명의 일 실시예에 따른, 본 발명에 의한 개구 패턴의 크기 및 간격에 따라 성장된 발광 구조체 및 발광 파장의 변화를 예시적으로 나타낸 것으로, 도 8의 (a)에서 개구 패턴의 크기 및 간격에 따라 발광 구조체의 모양 및 크기가 변화되고, 도 8의 (b)에서 발광 구조체의 발광 파장이 변화되는 것을 확인할 수 있다. 즉, 개구 패턴의 구성에 따라 발광 파장의 미세 조절이 가능한 것을 확인할 수 있다. 또한, 도 8의 (b)를 살펴보면, 피라미드 구조체 및 끝이 잘린 피라미드 구조체가 형성되고, 개구 패턴의 크기가 증가할수록 끝이 잘린 피라미드 구조체의 크기 및 높이가 변화된다. 즉, 개구 패턴의 크기에 따라 구조체의 모양 및 높이가 조절되는 것을 확인할 수 있다.

[0110] 패터닝하는 단계(S140)는, 리소그래피 공정, 반응성 이온 에칭, 습식 에칭 등을 이용하여 패터닝할 수 있다. 예를 들어, 리소그래피 공정은, 포토-리소그래피, 레이저 리소그래피, e-빔 리소그래피, 또는 나노-리소그래피 등을 이용할 수 있다.

[0111] 개구 패턴의 직경(a, 또는, 너비)은 발광 구조체의 형태에 따라 적절하게 선택될 수 있고, 바람직하게는 50 nm 내지 30 μ m 일 수 있고, 상기 개구 패턴의 배열 간격은, 상기 직경보다 큰 것일 수 있다. 상기 개구 패턴의 단면은, 원 및 다각형 중 1종 이상의 형상을 가지며, 상기 개구 패턴의 하단 부분에 n-형 반도체층(120)이 개방된다. 상기 개구 패턴에서 상기 개구의 중심 간의 간격이 50 nm 내지 50 μ m 일 수 있다.

[0112] 개구 패턴은 원형, 라인형 또는 다각형 형상 중 적어도 하나 이상을 포함하고, 개구 패턴은 형상, 깊이 및 간격 중 하나 이상이 서로 다른 복수 개의 구분되는 영역을 형성하고, 개구 패턴의 구분되는 영역에 따라, 상기 발광 구조체층의 복수 개의 구분되는 영역들이 생성될 수 있다. 일 예로서, 상기 다양한 개구 패턴들을 통해 제1 영역 및 제3 영역으로 대표되는 서로 다른 둘 이상의 파장을 발광하는 셋 이상의 영역의 발광 구조체 영역들을 형성할 수 있다.

[0113] 발광 구조체층을 형성하는 단계(S140)는, 3차원 구조체(131a)를 성장시키는 단계; 및 활성층(131b)을 형성하는 단계;를 포함할 수 있다.

[0114] 발광 구조체층을 형성하는 단계(S140)는, 상기 개구 패턴에 따라 단일 성장 공정으로 기판 전체에 걸쳐 발광구조체층(130)을 형성하는 단계이며, 상기 각각의 구분되는 영역의 마스크층 개구 패턴 상에 개방된 n-형 반도체층 위로 적색, 녹색 및 청색 빛을 발하도록 서로 구분되는 적어도 셋 이상의 영역을 포함하는 발광 구조체층을

성장시킬 수 있다. 이는 단일 기판에 다양한 발광 영역을 전사 공정 없이 형성할 수 있고, 디스플레이에 필요한 광원을 단일 공정으로 제작할 수 있다.

- [0115] 상기 3차원 구조체(131a)를 성장시키는 단계는, 상기 개구 패턴 내에서 개방된 n-형 반도체층 상에서 3차원 구조체(131a)를 성장시킨다.
- [0116] 상기 3차원 구조체(131a)를 성장시키는 단계는, 성장 시간에 따라 구조체의 높이 및/또는 모양을 조절할 수 있다. 예를 들어, 성장 시간의 증가시켜 끝이 잘린 피라미드 구조체에서 피라미드 구조체로 성장시킬 수 있다. 다른 예로, 성장시간이 같은 경우에는, 상기 언급한 개구 패턴의 크기 및 간격에 따라 구조체를 디자인할 수 있다. 예를 들어, 간격이 넓거나 작은 원형 패턴에서는 피라미드 구조체가 형성되며 간격이 좁거나 큰 원형 패턴에서는 끝이 잘린 피라미드 구조체가 형성된다. 또한, 패턴의 크기가 작을수록 끝이 잘린 피라미드 구조체의 높이가 높을 수 있다.
- [0117] 상기 3차원 구조체(131a)를 성장시키는 단계는, 900 °C 내지 1200 °C 및 50 torr 내지 500 torr에서 실시될 수 있다. 상기 단계는 MOCVD(metal-organic chemical vapour deposition), MBE(Molecular Beam Epitaxy) 또는 HVPE(Hydride Vapour Phase Epitaxy) 등을 이용할 수 있다.
- [0118] 상기 3차원 구조체(131a)를 성장시키는 단계에서 3차원 구조체(131a)는, n-형 반도체층(120)과 동일하거나 또는 상이한 성분으로 이루어지고, 3차원 구조체의 형태는 상기 언급한 바와 같다.
- [0119] 상기 활성층을 형성하는 단계는, 3차원 구조체(131a) 상의 적어도 일부분에 활성층(131b)을 형성하는 단계이며, 상기 언급한 바와 같이, 활성층의 구성을 조절할 수 있다. 예를 들어, 상기 성장된 발광 구조체층 상에 In 및 Ga를 포함하는 활성층을 형성할 수 있다.
- [0120] 상기 활성층을 형성하는 단계는, 650 °C 내지 850 °C에서 실시되고, 원하는 활성층의 성장율에 따라 상기 온도 범위는 적절하게 선택될 수 있다. 상기 활성층을 형성하는 단계는, MOCVD(metal-organic chemical vapour deposition), MBE(Molecular Beam Epitaxy) 또는 HVPE(Hydride Vapour Phase Epitaxy) 등을 이용할 수 있으며, 상기 활성층의 성분 및 구성은 상기 언급한 바와 같다.
- [0121] 활성층의 형성 시 성장률과 성분의 함량 차이를 적용하여 발광 파장을 조절할 수 있다. 예를 들어, InGaN 활성층 시 c축 방향의 결정면과 semi-polar 결정면에 형성되는 InGaN 층의 성장률과 인듐(Indium) 함량의 차이를 이용하여 육각 피라미드 구조체와 끝이 잘린 육각 피라미드 구조체의 발광 파장을 변화시킬 수 있다.
- [0122] 활성층의 형성 시 성분 원소의 이동 거리(migration length)의 차이를 이용하여 발광 파장을 조절할 수 있다. 예를 들어, 인듐(Indium)과 갈륨(Gallium)의 이동 거리(migration length) 차이를 이용하여 끝이 잘린 육각 피라미드 구조체의 높이 따라 발광 영역을 설정할 수 있다. 즉, 성분 원소의 이동 거리는 개구 패턴의 크기 및 간격에 의해서 조절될 수 있다. 보다 구체적으로, 도 10을 참조하면, 도 10은 본 발명의 일 실시예에 따른, 본 발명에 의한 개구 패턴의 크기 및 간격에 따라 원소 이동 거리(migration length)의 조절을 예시적으로 나타낸 것으로, 간격이 증가할 경우에 포획 반경의 겹치는 정도가 줄어들고, 활성층의 형성 시 원소의 이동 거리(migration length)에 영향을 줄 수 있다. 이는 활성층의 In-마이크레이션(migration) 정도를 조절할 수 있다. 또한, 효과적인 장파장 발광의 구조체를 형성하기 위해 초격자층(super lattice layer)을 더 삽입할 수 있다.
- [0123] p-형 질화갈륨 반도체층을 형성하는 단계는, 상기 활성층을 형성하는 단계 이후에, 3차원 구조체층(130) 상에 p-형 질화갈륨 반도체층(140)을 형성한다. 이는 발광 구조체층의 서로 구분되는 적어도 셋 이상의 영역 각각과 개별적으로 전기적 연결이 형성되도록 전극을 형성할 수 있다.
- [0124] p-형 질화갈륨 반도체층을 형성하는 단계는 MOCVD(metal-organic chemical vapour deposition), MBE(Molecular Beam Epitaxy) 또는 HVPE(Hydride Vapour Phase Epitaxy) 등을 이용할 수 있으며, p-형 질화갈륨 반도체층(140)의 성분 및 구성은 상기 언급한 바와 같다.
- [0125] 본 발명의 일 예로, 제조방법은, 상기 n-형 반도체층(120) 상의 적어도 일부분에 n-형 금속 전극층(150)을 형성하는 단계; 및 상기 p-형 질화갈륨 반도체층(140) 상의 적어도 일부분에 p-형 금속 전극층(160)을 형성하는 단계를 더 포함할 수 있으며, 공정 조건은 특별히 제한하지 않는다.
- [0126] 본 발명의 일 예로, 본 발명에서 제시한 증착 방법 및 성장 방법은 본 발명의 범위를 벗어나지 않는 한, 통상적인 공정 조건을 이용할 수 있으며, 특별히 제한하지 않으며, 본 발명의 기술 분야의 당업자는 본 발명의 기재

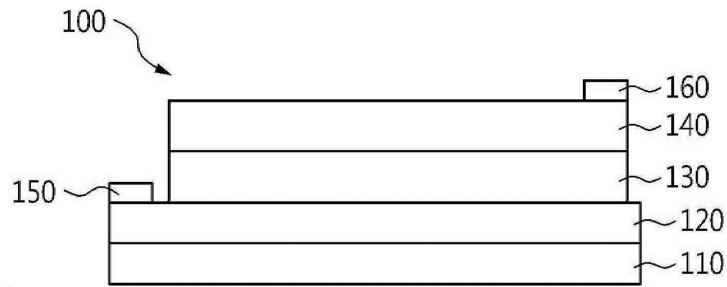
사항으로 용이하게 이해할 수 있다.

[0127]

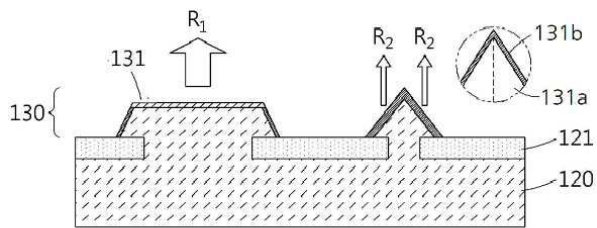
이상과 같이 본 발명은 비록 한정된 실시예와 도면에 의해 설명되었으나, 본 발명은 상기의 실시예에 한정되는 것은 아니며, 본 발명이 속하는 분야에서 통상의 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형이 가능하다. 그러므로, 본 발명의 범위는 설명된 실시예에 국한되어 정해져서는 아니 되며, 후술하는 특허청구범위뿐 아니라 이 특허청구범위와 균등한 것들에 의해 정해져야 한다.

도면

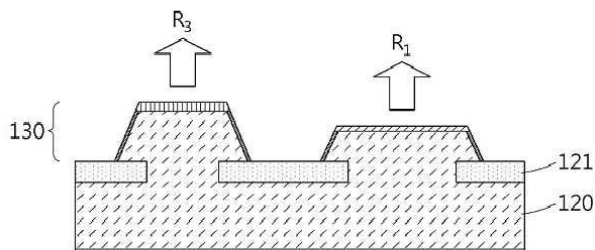
도면1



도면2

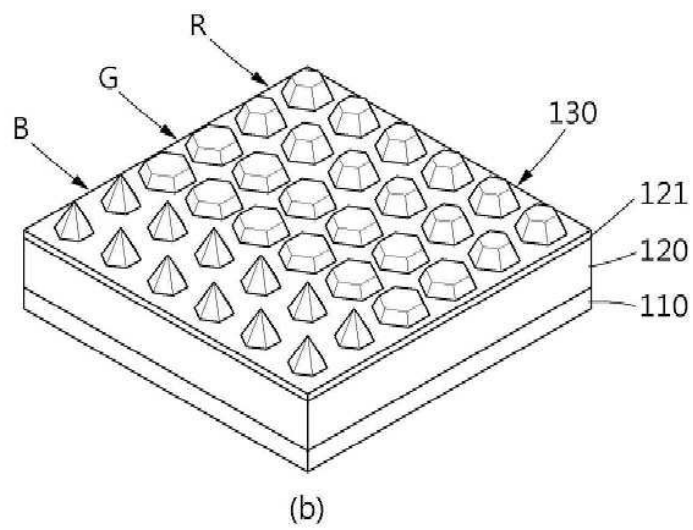
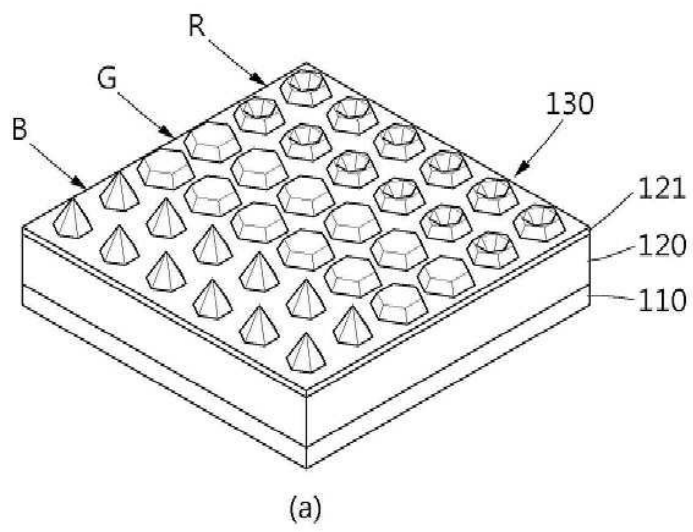


(a)

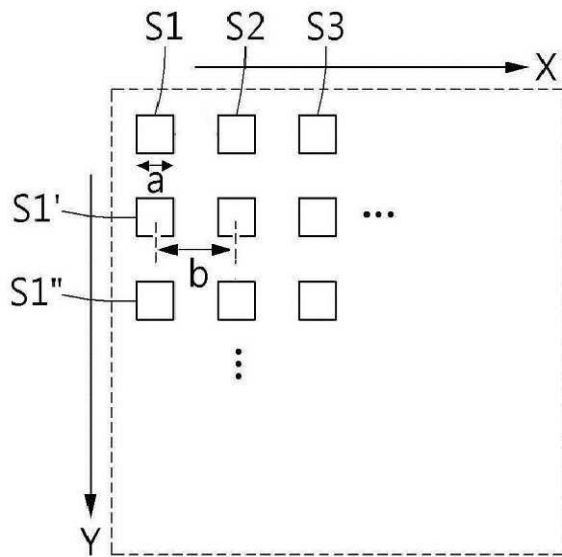


(b)

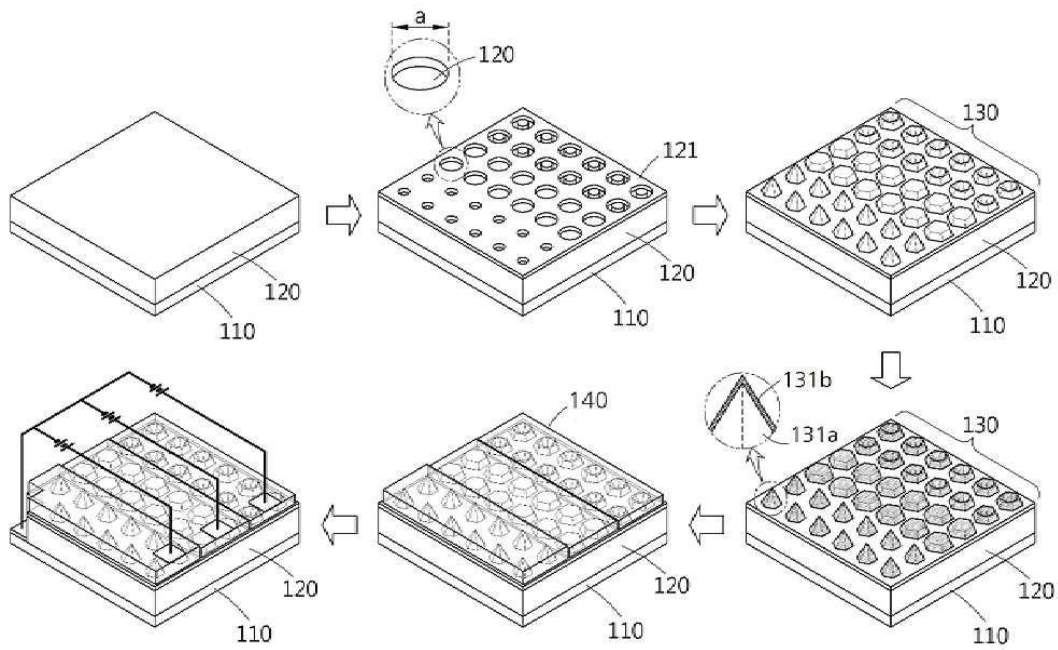
도면3



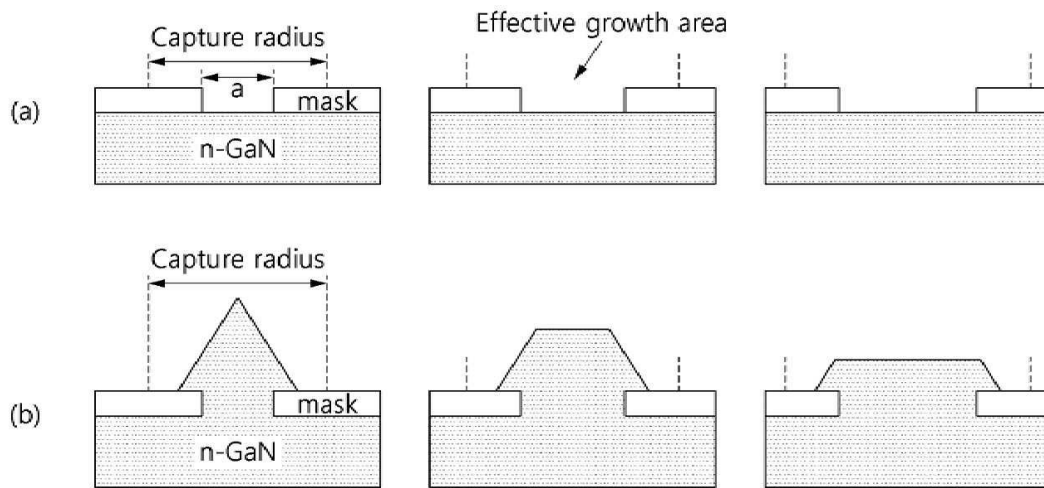
도면4



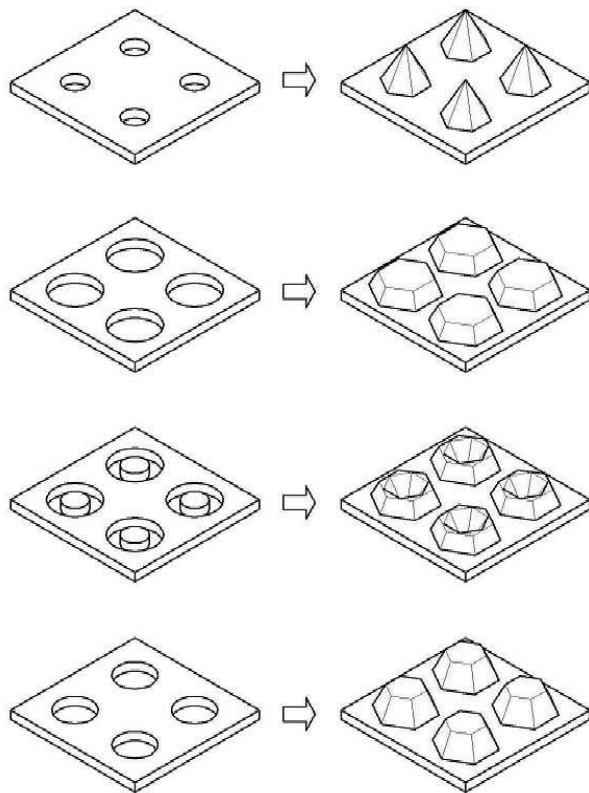
도면5



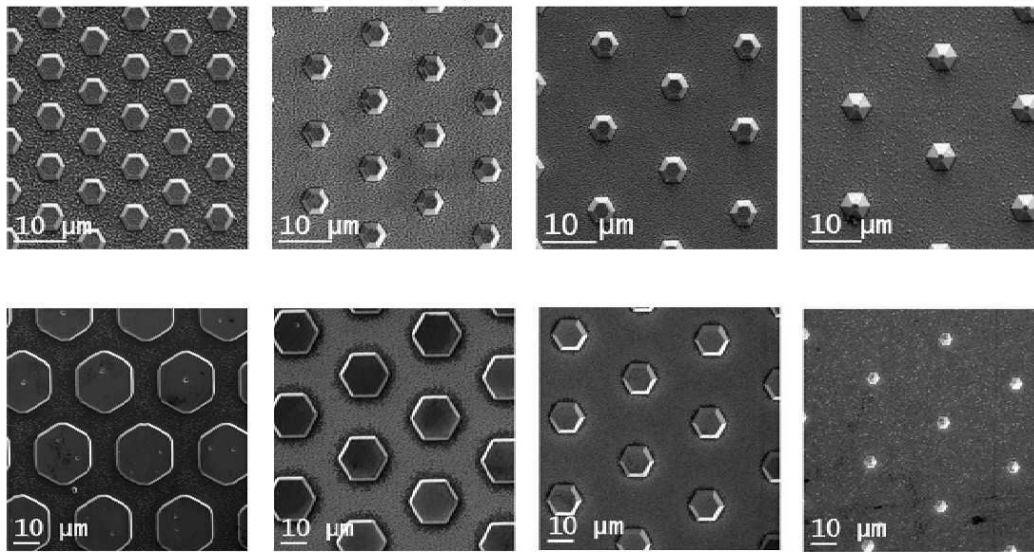
도면6



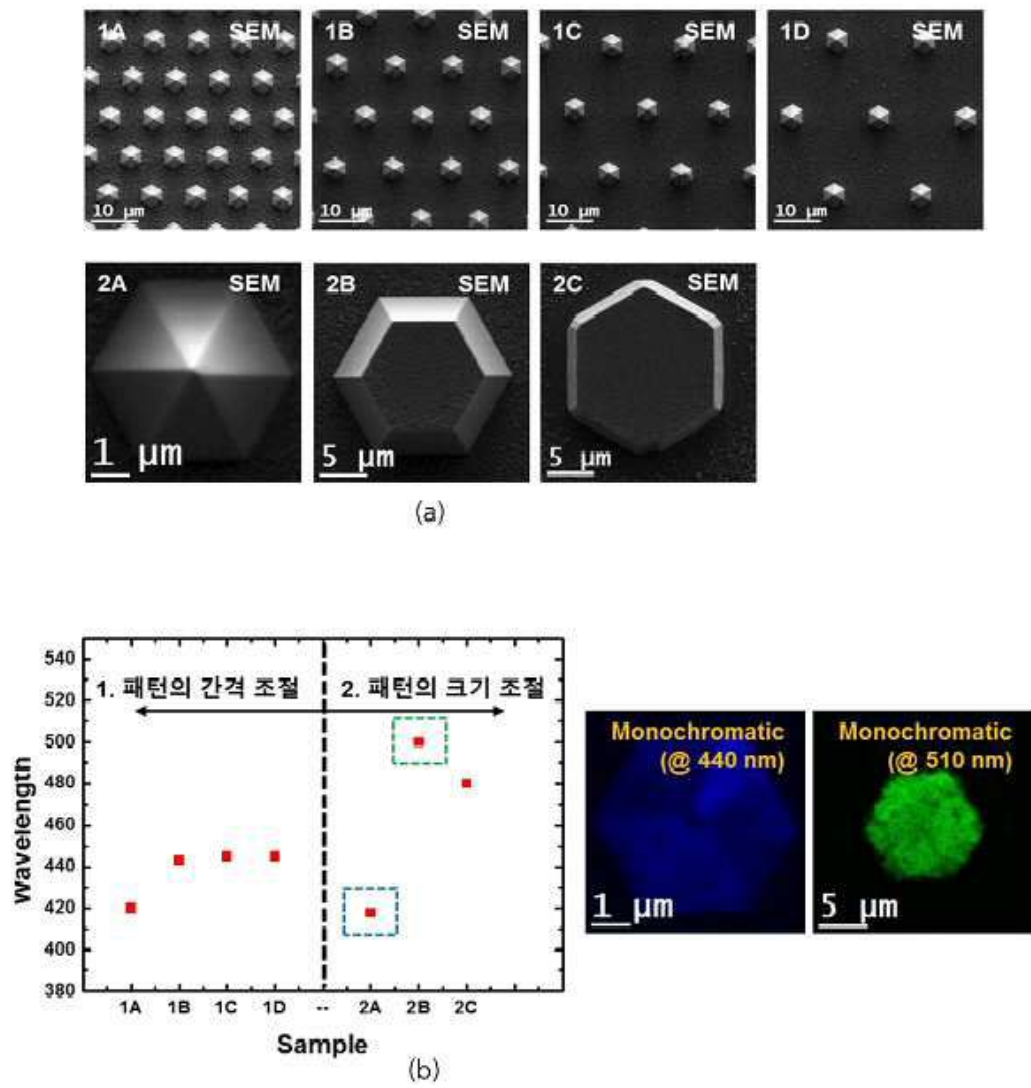
도면7



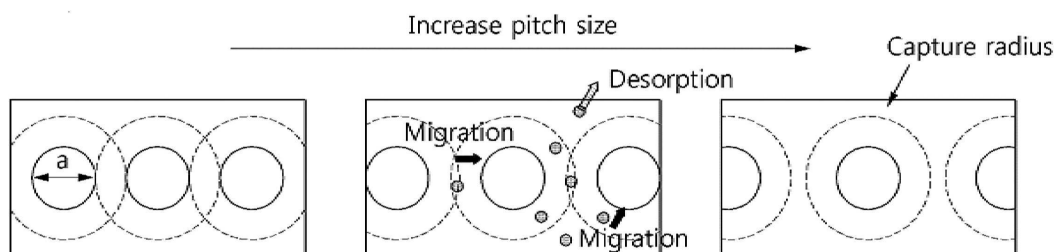
도면8



도면9



도면10



专利名称(译)	微LED结构，其制造方法以及包括该结构的显示器		
公开(公告)号	KR1020190044492A	公开(公告)日	2019-04-30
申请号	KR1020180113806	申请日	2018-09-21
[标]申请(专利权)人(译)	韩国科学技术院		
申请(专利权)人(译)	科学与韩国高等科技研究院		
[标]发明人	조용훈 심영출 우기영		
发明人	조용훈 심영출 우기영		
IPC分类号	H01L33/08 H01L27/15 H01L33/00 H01L33/50		
CPC分类号	H01L33/08 H01L27/156 H01L33/0008 H01L33/504 H01L33/505		
优先权	1020170136637 2017-10-20 KR		
外部链接	Espacenet		

摘要(译)

根据本发明的一个实施例，本发明提供了一种n型半导体衬底。在n型半导体衬底上形成发光结构层；以及在发光结构层上形成的p型半导体层，其中，发光结构层包括发光结构的阵列，该发光结构具有在其上形成的包括In和Ga的有源层，其中，发光结构层分别是它包括单个或多个发光结构，并形成至少三个或更多个不同的区域，用于发射两个或更多个不同的波长，每个不同的区域都可以单独控制发射，每个不同的区域构成该区域的发光结构的底表面的尺寸，发光结构的高度，发光结构的中心之间的距离中的至少之一彼此不同。

